

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 62-035515

(43)Date of publication of application : 16.02.1987

(51)Int.Cl.

H01L 21/205
H01L 21/31
// H01L 29/80

(21)Application number : 60-173180

(71)Applicant : CANON INC

(22)Date of filing : 08.08.1985

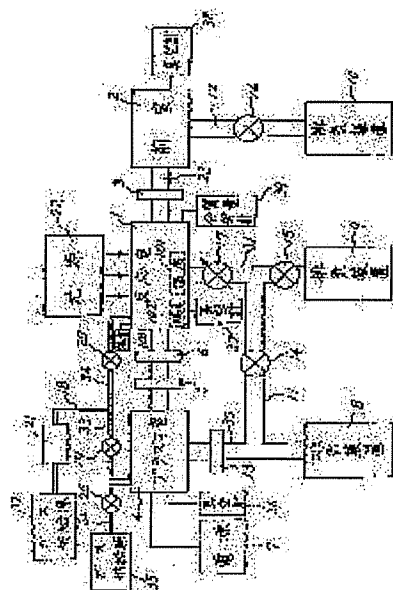
(72)Inventor : TSUDA HISANORI
SANO MASAFUMI
TAKASU KATSUJI
HIRAI YUTAKA

(54) ACCUMULATED FILM FORMING METHOD

(57)Abstract:

PURPOSE: To obtain a film of high quality without roughing a boundary between the layers of a multilayer film by decomposing raw gas with a radical seed removed by photodecomposing or glow discharging.

CONSTITUTION: A reaction chamber 1 and a plasma chamber 4 are evacuated in vacuum therein. A substrate as a support is set in the chamber 1. The substrate in the chamber 1 is heated to the prescribed temperature, and raw gas is supplied into the chamber 1. When the flow rate of the supplied gas arrives at the normal state, light of the prescribed intensity is emitted to the chamber 1 to photodecompose the reaction gas. When the prescribed time is finished, the light emission is stopped, and the gas supply is stopped. The raw gas in the chamber 1 is decomposed with radical seed generated in the chamber 1 and a noncrystal semiconductor thin film is accumulated on the substrate. The series of the operations are all automatically executed by a system controller to accurately control the thicknesses of the layers of the multilayer film.



⑩ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A)

昭62-35515

⑬ Int.Cl.⁴

識別記号

庁内整理番号

⑭ 公開 昭和62年(1987)2月16日

H 01 L 21/205

7739-5F

21/31

6708-5F

// H 01 L 29/80

8122-5F

審査請求 未請求 発明の数 1 (全10頁)

⑮ 発明の名称 堆積膜形成方法

⑯ 特 願 昭60-173180

⑰ 出 願 昭60(1985)8月8日

⑱ 発 明 者	津 田	尚 徳	東京都大田区下丸子3丁目30番2号	キャノン株式会社内
⑲ 発 明 者	佐 野	政 史	東京都大田区下丸子3丁目30番2号	キャノン株式会社内
⑲ 発 明 者	高 須	克 二	東京都大田区下丸子3丁目30番2号	キャノン株式会社内
⑲ 発 明 者	平 井	裕	東京都大田区下丸子3丁目30番2号	キャノン株式会社内
⑳ 出 願 人	キャノン株式会社			東京都大田区下丸子3丁目30番2号
㉑ 代 理 人	弁理士 谷 義 一			

明 細 書

1. 発明の名称

堆積膜形成方法

2. 特許請求の範囲

反応容器と、

該反応容器内に原料ガスを導入するための原料ガス導入手段と、

前記反応容器内に設置された支持体上に堆積膜を形成するように当該反応容器内の原料ガスを分解する分解手段と、

前記原料ガス導入手段からの原料ガスを前記反応容器に導入する前に加熱する手段とを具えたこの堆積膜形成装置を使用し、

前記原料ガス導入手段、前記分解手段および前記原料ガスの加熱手段の少なくとも1つの動作タイミングおよび動作量の少なくとも1つを予め設定されたプログラムにより制御することを特徴とする堆積膜形成方法。

3. 発明の詳細な説明

[産業上の利用分野]

本発明は、例えばシリコンおよびゲルマニウム等の半導体物質を含有する非結晶半導体と、SiNおよびSiO₂などの絶縁体とを支持体上に多層に積層するのに好適な堆積膜形成方法に関するものである。

[従来の技術]

単結晶半導体多層膜(各層が十分薄く、量子サイズ効果が出てくるようなものは、一般に、半導体超格子と呼ばれる。)を作製する装置としては超高真空を用いた分子ビーム・エビタキシ法を用いたものが良く知られている。

一方、最近になって非単結晶半導体の分野でも、多層薄膜が作製されるようになってきたが、この分野では、現在までにグロー放電法を用いた作製法しか報告されていない(例えば、

B. Abeles

and T. Tiedje, Physical Review Letters, Vol.51 (1983) p.p. 2003 ~ 2006)。

は油圧などによって駆動される基板搬送機構であって、前室2と反応室1との間において基板を搬送する。

35, 36 および 37 は真空計であって、プラズマ室4, 反応室1 および前室2 内の真空度を各々計測する。

39 は反応室1 内の原料濃度を測定するための質量分析計, 100 は反応室1 に供給される原料ガスの温度を測定する温度計である。101 は薄膜を堆積する支持体の温度を測定する温度計であって、具体的には、反応室1 内に配置された支持体ホルダ(図示せず)に取付けた熱電対から構成される(これは、例えば、支持体ホルダの温度を測定することによってこれに支持した支持体の温度を推定することもできる)。102 は支持体上に堆積された薄膜の厚さを測定するための膜厚計であって、具体的には、例えばエリプソメータ等からなる。

第2図は原料ガスを反応室1 に供給するためのガス供給額を示す。

度、原料ガスの流量、各室内の真空度、堆積膜の膜厚、支持体(基板)温度、ガス温度などの入力情報(測定値)に基づいてシステム制御コントローラによってバルブ開閉シーケンス制御、ガス圧制御、ガス流量制御、光源/プラズマ制御、温度制御(基板/ガス)を行う。

第4図はシステム制御コントローラの一構成例を示す。第7図、第8図、第9図に示すようなシステム全体の動作の手順は予め外部記憶装置としてのフロッピーディスクドライバ103に記憶されており、これがCPU 104内の内部メモリに読みこまれる。105はCPU 104からの指令により各バルブを駆動するドライバ、106はマスフローコントローラインターフェイス、111~118はインターフェイス106を介してCPU 104からの指令を受けて各マスフローコントローラを制御する制御ユニットである。なお、各マスフローコントローラ51~58内の流量検出手段からの、各管71~78内を流れるガスの流量の測定値は、各ユニット111~118およびインターフェイス106を介して

第2図において、40はバージ用ガス(N_2)、41~48は原料ガス(例えば、 SiH_4 、 Si_2H_6 、 B_2H_6 、 PH_3 、 CH_4 、 CF_4 および NH_3 など)類である。各ガス類41~48からのガスは各管71~78を介し、さらに当該各管71~78に設けた各三方弁81~88、流量制御および流量計測可能な各マスフローコントローラ51~58および各三方弁81~88を介して本管79に供給され、この本管79において適宜混合され、供給管18に供給される。

一方、バージ用ガス類40からのガスは、管70および三方弁81~88を介して管71~78に供給され、各管71~78および本管79を適宜バージする。各弁81~88、81~88、91~98および各マスフローコントローラ51~58は後述するシステム制御コントローラによって制御されている。

第3図はシステム制御コントローラによる制御の種類と制御のための入力情報を示す概念図である。図示されるように、原料ガスの反応室内濃

CPU 104に入力される。

107は光源制御インターフェイスであって、これを介してのCPU 104からの指令に基づいて光源22が制御される。108はプラズマ制御インターフェイスであって、これを介してのCPU 104からの指令に基づいて電極7が制御される。109は支持体ホルダに設けた抵抗ヒータまたはIR光源からなる温度制御装置であって、CPU 104からの指令に基づいて支持体(基板)の温度および原料ガスの加熱度、すなわちヒータ21に送る電力値を制御する。ヒータ21も同様にCPU 104によって制御される。各要素の接続は例えばIEEE 488バスによって行われる。

以上のような構成において、まず光分解法を用いた単層膜の堆積について第7図を参照して説明する。

まず、ステップS1において、反応室1内およびプラズマ室4内を真空にする。これは、次のようにして行う。ストップバルブ19, 20, 25および15、ゲートバルブ3を閉じ、ストップバルブ14、ス

である。ガス温度は100 ~ 200 °Cとする。なお、原料ガスの制御を第6図に従って説明する。まず、 Si_2H_6 、および NH_3 をそれぞれのラインの最下流の三方弁の開閉によってベントライン80からガス供給管18側に流れるようにして、これらを混合させてゆく。このとき、ガスの混合比はそれぞれのラインのマスフローコントローラによって流量を制御することによって可変とすることができる。ここでは、例えば Si_2H_6 を0.5SCCM、 NH_3 を50SCCM流すものとする。

次にステップS25において、反応室1内に供給される原料ガスの流量が定常状態に達したかを判断し、達した時点でステップS26にすすんで光源、例えば低圧水銀灯の光を反応室1内に t_1 時間だけ照射し、ステップS27において基板上に20Åの水素化アモルファス窒化シリコンが堆積したかを膜厚計の測定値に基づいて判断する。20Å堆積したならば、ステップS28にすすみ、 NH_3 の

ラインの最下流の三方弁をベントライン80の方に変更して原料ガス(Si_2H_6)の中に NH_3 が流れこまないようにする。次にステップS29において、 Si_2H_6 を60SCCM流し、ステップS30において原料ガス流量が定常状態に達したかを判断し、達していれば、ステップS31にすすんで、光源光を t_2 時間照射し、ステップS32にすすんで、基板上に20Åの水素化アモルファスシリコンが堆積したかを判断する(上記の t_1 、 t_2 の値は、予め単層膜を作製しておき、その光照射時間と堆積した膜厚とから比例計算によって求めることができる)。20Åに達したならば、ステップS33にすすみ、薄膜積層数が100かを判断する。100であればステップS34にすすみ、100でなければステップS24に戻り、20Åの水素化アモルファス窒化シリコンを堆積させ、さらにその上に20Åの水素化アモルファスシリコンを堆積させる。

そして、ステップS33において薄膜積層数が100に達したならば、ステップS34にすすんで反応室1内への原料ガスの供給を停止する。次にス

テップS35にすすんで、前述と同様にして、薄膜堆積後の基板をとり出す(第6図参照)。

以上のように、基板上に所望の非結晶半導体多層膜を自動的に作製することができる。

本発明の特長の一つは、流量コントロール、ガス混合、温度調節および上記の一連の操作をすべてシステム制御コントローラによって自動的に行う点にあり、多層膜の各層の厚さも正確に制御できることである。

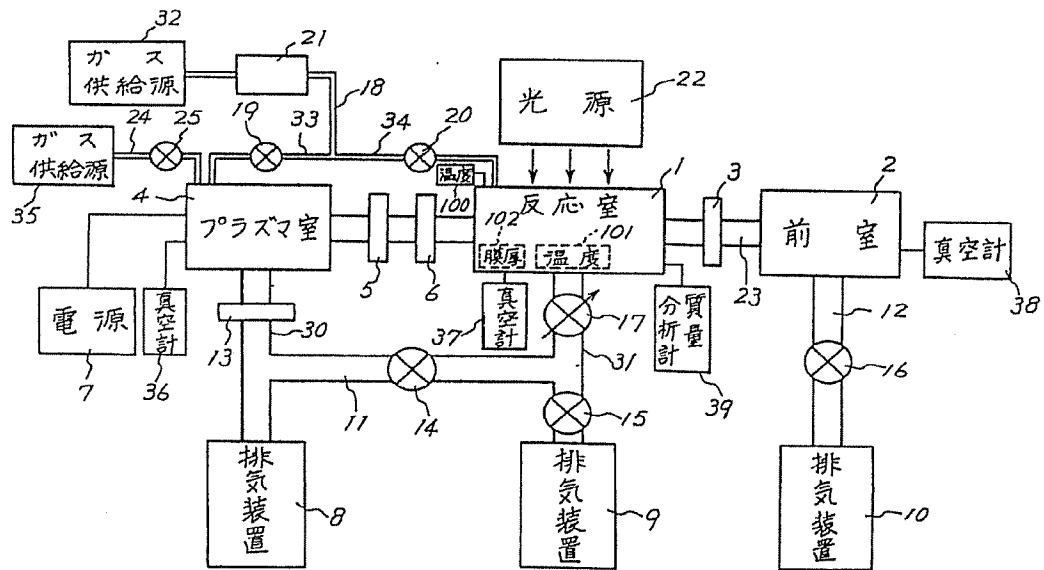
ここでは、例として水素化アモルファスシリコンおよび水素化アモルファス窒化シリコンを用いた多層膜の作製をあげたが、さらに多種類のガスを用いる場合、3種類以上の異なる堆積膜を積層する場合あるいは非結晶半導体、絶縁体および金属からなる多層膜を作製する場合の手順も上記同様であって、本発明は堆積する膜の種類を問わない。

次に、第9図を参照して、光分解ではなく、プラズマ室4内で発生させたラジカル種を用いて、反応室1内の原料ガスを分解し、基板上に、非結

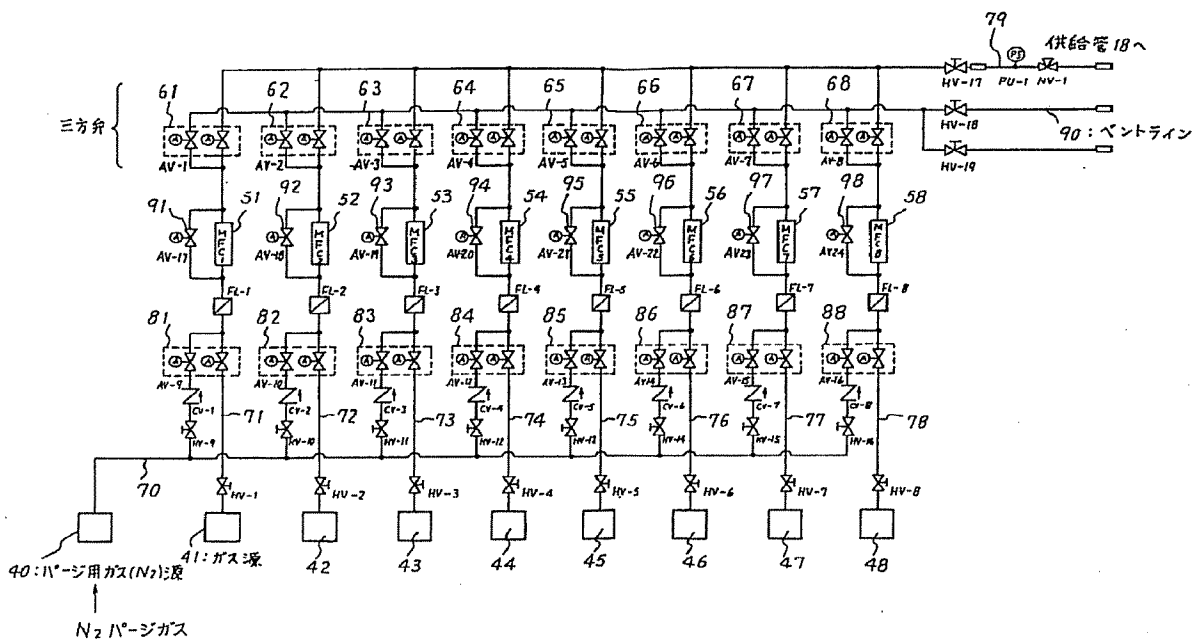
晶半導体薄膜を堆積させる手順について述べる。

基板を反応室1内に定置し、堆積させる膜に応じて適当な混合比を持った原料ガスを反応室1内に供給し、反応室1内に供給されるガスが定常状態に達したかを判断する工程(ステップS41~S45)は前述と同様である。

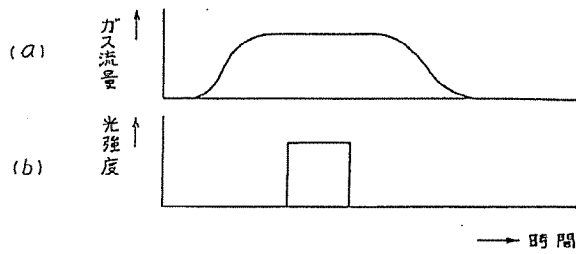
ステップS45において反応室1内に供給される原料ガスが定常状態に達したならば、ステップS46にすすんでプラズマ室4内で発生したラジカル種をゲートバルブ5およびバリアブルオリフィス6を通して反応室1内に拡散させる。なお、プラズマ室4内においてプラズマを発生させるには、プラズマ室4に、例えば Ar 、 H_2 、 CF_4 などの反応ガスを、ガス供給管24を通して送りこみ、プラズマ室4内にRFまたはマイクロ波の電圧7からパワーを供給し、プラズマ室4内で放電させる。これによってプラズマ室4内で発生した長寿命のラジカル種をゲートバルブ5およびバリアブルオリフィス6を通して反応室1に拡散させることが



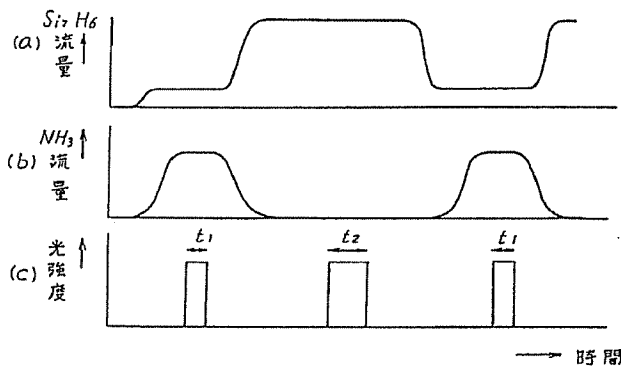
第 1 図



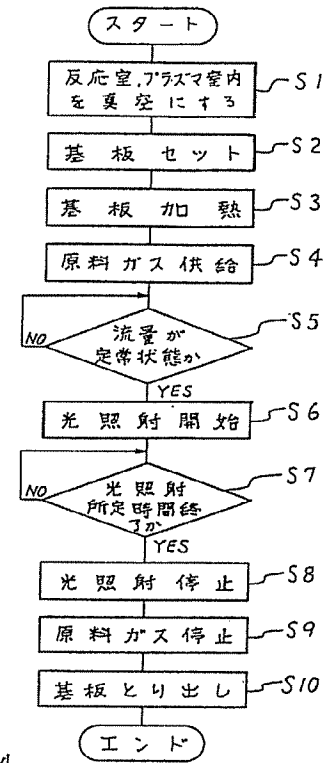
第 2 図



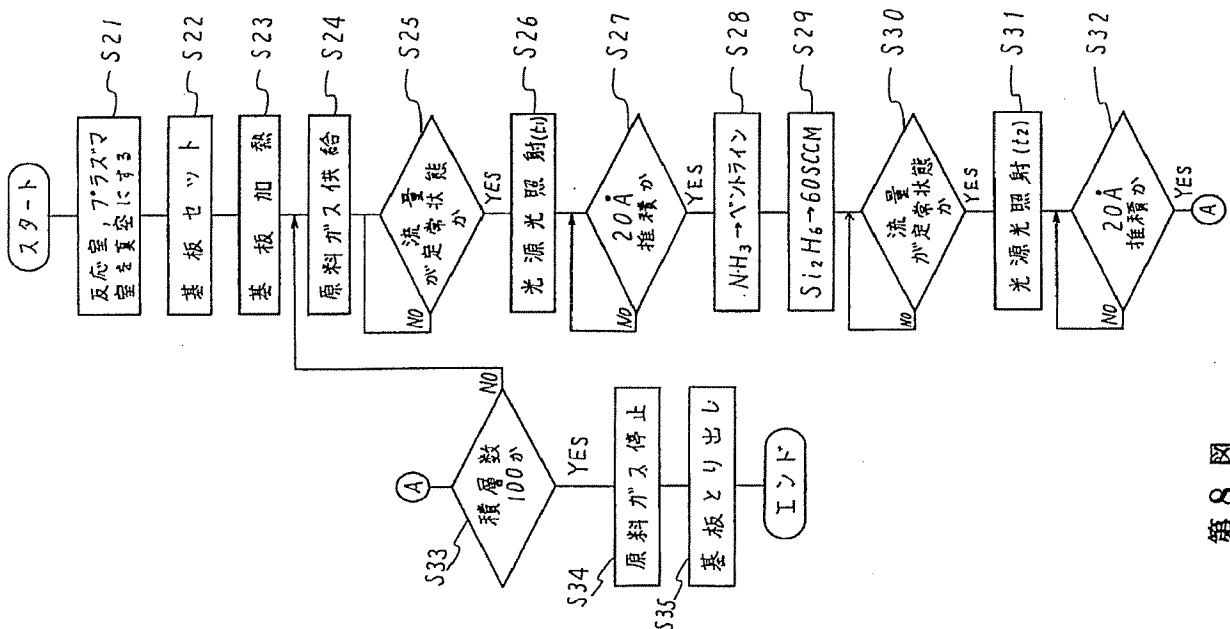
第 5 図



第 6 図



第 7 図



第 8 図